

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-069153

(43)Date of publication of application : 07.03.2003

(51)Int.Cl.

H01S 5/223  
G02B 6/122  
G02F 1/017  
G02F 1/025  
H01S 5/026  
H01S 5/34

(21)Application number : 2001-259141

(71)Applicant : HITACHI LTD

(22)Date of filing : 29.08.2001

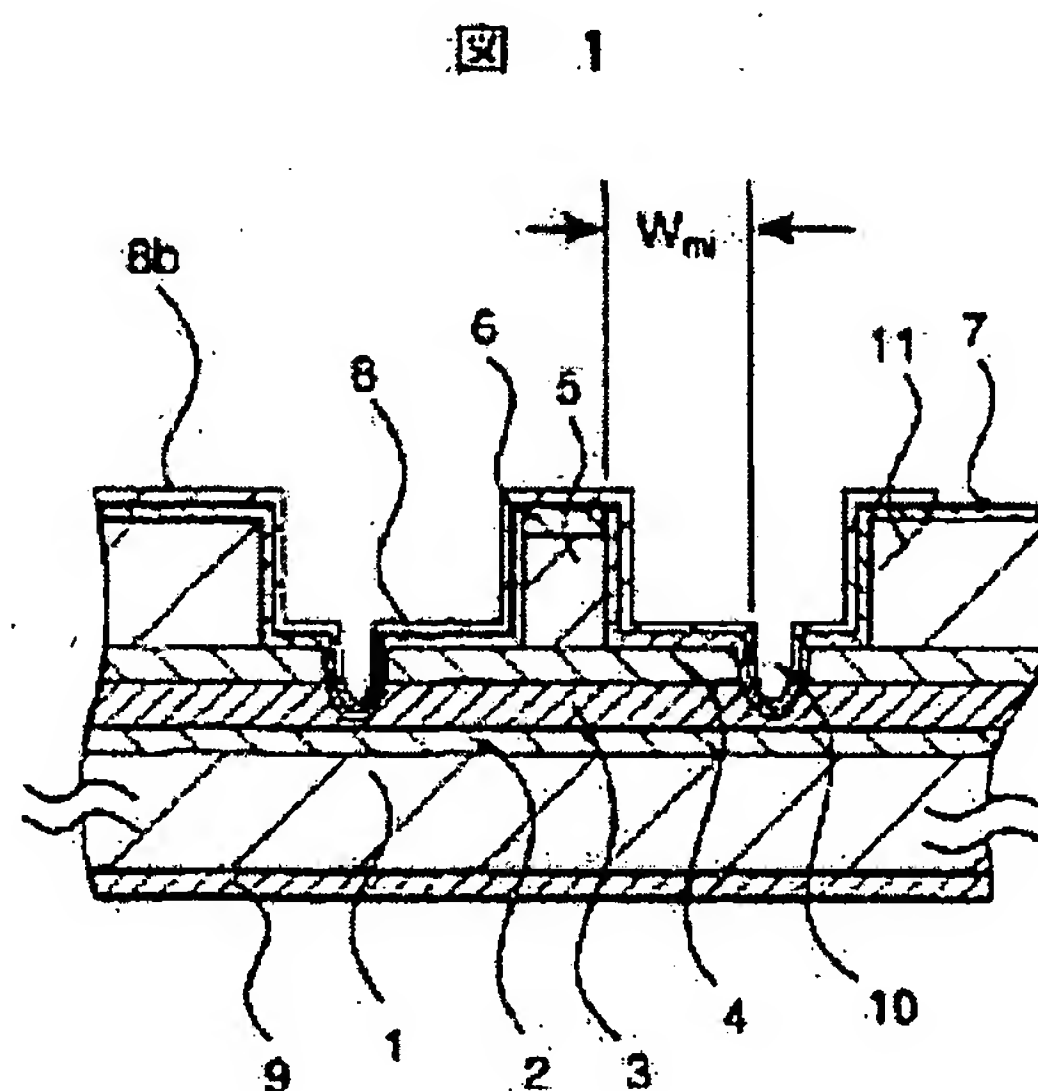
(72)Inventor : NAKAHARA KOJI  
SUDO TSUTOMU

(54) SEMICONDUCTOR OPTICAL DEVICE AND INTEGRATION TYPE OPTICAL SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To achieve a high-speed and reliable structure in a ridge type semiconductor optical device.

SOLUTION: The semiconductor optical device apparatus has a structure where a conductive block structure is provided at one portion of a rectangular bottom section in a ridge type semiconductor optical device where both the sides of a mesa stripe are dug in a rectangular shape by depth that does not reach an active layer. The conductive block structure is achieved by a structure where the ion implantation of impurities is made to, for example, a channel or a semiconductor.



(11)特許出願公開番号

特開2003-69153

(P2003-69153A)

(43)公開日 平成15年3月7日(2003.3.7)

(51) Int.Cl.<sup>7</sup>

識別記号

Fi

テ-マ-コ-ト\* (参考)

H O 1 S      5/223

H O 1 S 5/223

2H0 47

G O 2 B 6/122

G O 2 F 1/017

2H079

G O 2 F 1/017

1/025

5 F 0 7 3

1/025

H O 1 S 5/026

6 1 6

H O 1 S 5/026

5/34

6 1 6

審査請求 未請求 請求項の数17 OL (全 10 頁) 最終頁に続く

(21)出願番号

**特願2001-259141(P2001-259141)**

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 中原 宏治

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72)発明者 須藤 剣

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(74) 代理人 100068504

弁理士 小川 勝男 (外2名)

最終頁に続く

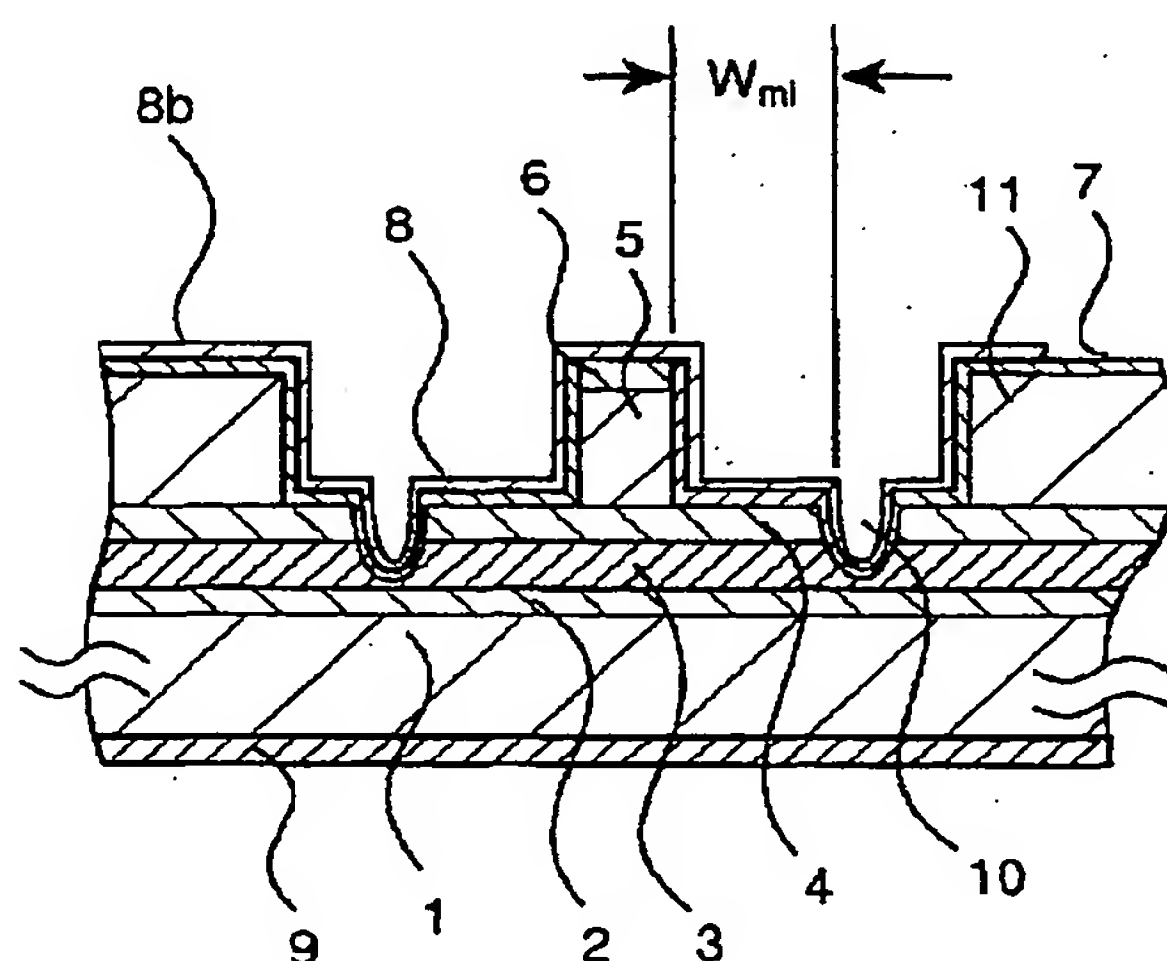
(54) 【発明の名称】 半導体光デバイス及び集積型光半導体装置

(57) 【要約】

【課題】 リッジ型半導体光デバイスにおいて高速性と高信頼性を併せ持つ構造を実現する。

【解決手段】 本願発明は、メサストライプの両脇を活性層に達しない深さで矩形状に掘り込んだリッジ型半導体光デバイスにおいて、当該矩形状の底部の一部に導電阻止構造を設けた構造を有する半導体光デバイス装置である。導電阻止構造は、例えば、溝或いは半導体に不純物がイオン注入された構造により達成される。

图 1



## 【特許請求の範囲】

【請求項1】 第1導電型の第1のクラッド層領域と、活性層領域と、前記活性層領域の上部に形成され且つ光の進行方向に長手方向を有する第2導電型の第2のクラッド層領域を含む領域と、前記第1のクラッド層領域側の第1の電極と、前記第2のクラッド層領域を含む領域側の第2の電極と、を少なくとも有し、

前記第2のクラッド層領域を含む領域は、その両側に当該第2のクラッド層領域を含む領域の長手方向と並存する長手方向を有する第1及び第2の半導体領域が少なくとも配され、且つ前記第2のクラッド層領域を含む領域は、前記第2のクラッド層領域を含む領域の長手方向と並存する長手方向を有する第1及び第2の各半導体領域との間の双方に、前記活性層領域に達しない空間が存在し、前記各空間の前記活性層領域側の底面の所望位置で、且つ前記活性層領域を含む半導体積層体側に、半導体層の層面に沿った方向の導電性を阻止する領域を少なくとも有し、

前記第2の電極は、前記第2のクラッド層領域を含む領域より前記第1及び第2の半導体領域の内の少なくとも一方の上に延在し、且つ前記第2のクラッド層領域を含む領域の光の進行方向に沿う各側面と、この各側面から前記導電性を阻止する領域の側面との最短の間隔が $2\mu\text{m}$ 以上且つ $10\mu\text{m}$ を超えないことを特徴とする半導体光デバイス。

【請求項2】 前記半導体層の層面に沿った方向の導電性を阻止する領域は少なくとも溝部を有することを特徴とする請求項1に記載の半導体光デバイス。

【請求項3】 前記半導体層の層面に沿った方向の導電性を阻止する領域はイオン注入部を有することを特徴とする請求項1に記載の半導体光デバイス。

【請求項4】 前記半導体層の層面に沿った方向の導電性を阻止する領域は、前記第2のクラッド層領域を含む領域と前記第1及び第2の各半導体領域との各々の間に形成される空間の前記活性層領域側の底面に当たる面より、少なくとも前記活性層領域の下端に達して設けられることを特徴とする請求項1に記載の半導体光デバイス。

【請求項5】 前記第2のクラッド層領域を含む領域の光の進行方向に沿う各側面と、この各側面から最近接にある前記半導体層の層面に沿った方向の導電性を阻止する領域の側面との最短の間隔が $2\mu\text{m}$ 以上且つ $7\mu\text{m}$ 以下であることを特徴とする請求項1に記載の半導体光デバイス。

【請求項6】 前記第2のクラッド層領域を含む領域と、第2のクラッド層領域を含む領域の長手方向と並存する長手方向を有する第1及び第2の半導体領域との高さが略同一であることを特徴とする請求項1に記載の半導体光デバイス。

【請求項7】 前記活性層領域は多重量子井戸構造を有

することを特徴とする請求項1に記載の半導体光デバイス。

【請求項8】 前記活性層領域は、前記第1及び第2のクラッド層領域側に、前記第1及び第2のクラッド層より屈折率が大きく且つ前記活性層領域の光の遺漏を防ぐ半導体層を有することを特徴とする請求項1に記載の半導体光デバイス。

【請求項9】 前記半導体光デバイスが半導体レーザ装置を構成することを特徴とする請求項1に記載の半導体光デバイス。

【請求項10】 半導体レーザ発振部とこれとは別異の半導体素子部とを同一基板に少なくとも有し、前記半導体レーザ発振部が、第1導電型の第1のクラッド層領域と、活性層領域と、前記活性層領域の上部に形成された第2導電型の第2のクラッド層領域を有する細長領域と、前記第1のクラッド層領域側の第1の電極と、前記第2のクラッド層領域側の第2の電極と、を少なくとも有し、

前記第2のクラッド層領域を有する細長領域は、その両側に前記第2のクラッド層領域を有する細長領域と対向面を有する半導体領域が配され、且つ前記第2のクラッド層領域を有する細長領域と前記前記第2のクラッド層領域を有する細長領域と対向面を有する半導体領域との間の双方に、前記活性層領域に達しない空間が存在し、前記各空間の前記活性層領域側の底面の所望位置で、且つ前記活性層領域を含む半導体積層体側に、半導体層の層面に沿った方向の導電性を阻止する領域を少なくとも有し、

前記第2の電極は、前記第2のクラッド層領域を有する細長領域と対向面を有する半導体領域の少なくとも一方の上に延在し、且つ前記第2のクラッド層領域を含む領域の光の進行方向に沿う各側面と、この各側面から前記半導体層の層面に沿った方向の導電性を阻止する領域の側面との最短の間隔が $2\mu\text{m}$ 以上且つ $10\mu\text{m}$ を超えないことを特徴とする集積型光半導体装置。

【請求項11】 前記半導体層の層面に沿った方向の導電性を阻止する領域は少なくとも溝部を有することを特徴とする請求項10に記載の集積型光半導体装置。

【請求項12】 前記半導体層の層面に沿った方向の導電性を阻止する領域はイオン注入部を有することを特徴とする請求項10に記載の集積型光半導体装置。

【請求項13】 前記半導体層の層面に沿った方向の導電性を阻止する領域は、前記第2のクラッド層領域を含む領域と前記第1及び第2の各半導体領域との各々の間に形成される空間の前記活性層領域側の底面に当たる面より、少なくとも前記活性層領域の下端に達して設けられることを特徴とする請求項10に記載の集積型光半導体装置。

【請求項14】 前記半導体素子部がレーザ光の変換部であることを特徴とする請求項10に記載の集積型光半

10

20

30

40

50

導体装置。

【請求項15】 前記活性層領域は多重量子井戸構造を有することを特徴とする請求項10に記載の集積型光半導体装置。

【請求項16】 前記第2の電極は前記空間の外側に延在して配されることを特徴とする請求項1に記載の半導体光デバイス。

【請求項17】 第1導電型の第1のクラッド層領域と活性層領域とを少なくとも有する半導体積層体と、この半導体積層体の上部に光の進行方向に、前記半導体積層体側の面とで凹部を形成する二つの細長形状の第1及び第2の半導体領域と、前記凹部内に光の進行方向に延在する第2導電型の第2のクラッド層領域を有する細長形状の第3の半導体領域と、前記第1のクラッド層領域側の第1の電極と、前記第2のクラッド層領域側の第2の電極とを少なくとも有し、且つ前記第1の半導体領域と前記第3の半導体領域との間並びに前記第2の半導体領域と前記第3の半導体領域との間に存する前記凹部底面の所望位置で、且つ前記活性層領域を含む半導体積層体側に、半導体層の層面に沿った方向の導電性を阻止する領域が配置され、

前記第2の電極は、前記第2のクラッド層領域を含む領域より、前記第1および第2の半導体領域の少なくとも一方側の前記凹部の外部に延在し、

前記第2のクラッド層領域を含む領域の光の進行方向に沿う各側面と、この各側面から前記半導体層の層面に沿った方向の導電性を阻止する領域の側面との最短の間隔が $2\mu\text{m}$ 以上且つ $10\mu\text{m}$ を超えないことを特徴とする半導体光デバイス。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本願発明は半導体材料を用いたレーザ装置及び光導波路デバイス或いはそれらを集積化した光集積型半導体装置に関するものである。

【0002】

【従来の技術】光通信や光記録等、各産業に幅広く使用されている半導体レーザは高性能化、特に近年はインターネットの発展に伴う光通信における伝送容量の爆発的な増大により低コストでの高速化が求められている。低コスト化に対して有利なレーザとして、作製プロセスが簡単なリッジ型レーザが知られている。こうした例は、例えば、T. Fukushimaによりアイ・イー・イー・イー・フォトニック テクノロジー レターズ (IEEE Photonics Technology Letters)、Vol. 5、No.

9、1993、pp. 963-965に示される。リッジ型レーザの断面図を図2に例示する。断面構造のように下部クラッド層、SCH層を含む活性層、上部クラッド層を順次積層構造に成長し、メサストライプを残して上部のクラッド層を選択エッチングで取り去る構造である。図2において1はn型InP基板で下部クラッド層

としても働く。2はn型InGaAsPのガイド層、3はInGaAsPの多重量子井戸活性層、4はp型InGaAsPのガイド層、5はp型InPの上部クラッド層、6は上部電極8とのオーミック接続を得るためのコンタクト層である。このコンタクト層はInP基板に格子整合したInGaAsが使用される。7はSiO<sub>2</sub>の絶縁膜である。コンタクト層6以外で半導体4、5と上部電極8の間で電氣的に絶縁しており、電流はコンタクト層を通して活性層の方向へ流れる。9は下部電極である。このリッジ型レーザは1回の結晶成長で半導体レーザを作製することができるため、2〜3回の結晶成長回数が必要な従来型の埋め込み型半導体レーザに対してコスト低減が可能となる。

【0003】

【発明が解決しようとする課題】本願発明の第1の課題は、リッジ型レーザにおいて寄生素子を低減し高速な応答を実現する構造を提供することにある。第2の課題は、寄生素子が小さなリッジ型レーザにおいて高信頼性を有する構造を提供することにある。本願発明はこの両課題を満たさんとするものである。

【0004】

【課題を解決するための手段】上記の第1及び第2の課題は、メサストライプの両脇を活性層に達しない深さで矩形状に掘り込んだリッジ型半導体光デバイス装置において、当該矩形状の底部の一部に導電阻止構造を設けた構造を有する半導体光デバイス装置により達成される。導電阻止構造の代表例は溝或いは半導体に不純物がイオン注入された構造により達成される。

【0005】本願発明の代表的な例は、第1導電型の第1のクラッド層領域と、活性層領域と、前記活性層領域の上部に形成されたリッジ型ストライプ形状の第2導電型の第2のクラッド層領域と、前記第1のクラッド層領域側の第1の電極と、前記第2のクラッド層領域側の第2の電極と、を少なくとも有する半導体光デバイスである。そして、前記リッジ型ストライプ形状の領域はその両側に所望の細長形状の半導体領域が配され、且つ前記リッジ型ストライプ形状の領域は、前記細長形状の領域との間に前記活性層領域に達しない深さで凹部を形成する。

【0006】更に、次の3つの特徴を有する。(1)この凹部の一部に少なくとも導電阻止部を有する。(2)第2の電極は前記第2のクラッド層領域を含む領域の長手方向と並存する長手方向を有する第1及び第2の半導体領域の少なくとも一方の上に延在する。(3)リッジ型ストライプ形状領域の光の進行方向に沿う各側面と前記導電阻止部との間隔が $2\mu\text{m}$ 以上且つ $10\mu\text{m}$ を超えない。

【0007】本願発明の半導体光デバイスとしては、半導体レーザ装置が代表的な例である。この外、光導波路を有し、活性層領域の横方向へのキャリアの拡散を嫌う

光デバイスに適用することが出来る。この例は例えば、半導体光変調器などである。あるいは、本願発明は、これらの諸半導体光デバイスを一つの基板に搭載した半導体光集積化装置に適用することが出来る。

【0008】

【発明の実施の形態】具体的な実施の形態を説明するに先立って、本願発明の代表的な形態について詳細の説明を行う。

【0009】前記導電阻止部は少なくとも溝部、あるいはイオン注入部を有して構成することが出来る。イオン注入によって、所望半導体領域を高抵抗、あるいは絶縁化する。このイオン注入のための原子としては、例えば、H、Fe、Tiなどを用いることが出来る。勿論、導電阻止部はキャリアの面内方向の流れを阻止する手段であれば良い。その他、当該半導体分野で用いている半導体層の高抵抗、あるいは絶縁化の手段を用いることが出来る。

【0010】本願発明の主要目的から、導電阻止部は、リッジ型ストライプ形状の領域と各前記第2のクラッド層領域を含む領域の長手方向と並存する長手方向を有する第1及び第2の半導体領域との各々の間に形成される凹部の上面より、少なくとも活性層領域の下端に達して設けられることが望ましい。キャリアの横方向への拡散を十分阻止することが出来る。

【0011】リッジ型ストライプ形状領域の光の進行方向に沿う各側面と導電阻止部との間隔は、(1)リッジ型のp型半導体層とi型半導体層との間の容量を低下させることと、(2)i型半導体層中のホールの拡散距離を大きくとって長寿命化を図ること、の2点を考慮して定められる。前者から前記間隔は10 $\mu$ mを超えないことが要請される。更に、より好ましくは、7 $\mu$ m以下である。一方、後者よりは、当該間隔は2 $\mu$ m以上であることが要請される。これらのより詳細な説明は実施例において、実例をもって説明される。

【0012】リッジ型ストライプ形状の領域と前記細長形状の領域との高さが略同一であることであること有用である。リッジ型ストライプ形状の領域が開放されず、これを挟む2つの細長形状の領域によって保護される。従って、製造工程中での損傷などが防止される。よって、本半導体光デバイスは高歩留まりで製造がなされる。

【0013】活性層領域は、その目的に応じて通例の多重量子井戸構造を採用することが出来る。この場合、当然、歪多重量子井戸構造、歪補償多重量子井戸構造、あるいは単一量子井戸構造などをも用いることが出来る。

【0014】又、前記活性層領域は、前記第1及び第2のクラッド層領域側に、前記第1及び第2のクラッド層より屈折率が大きく且つ前記活性層領域の光の遺漏を防ぐ半導体層を配することも可能である。通例、この半導体層は光閉じ込め層と通称されている。勿論、その他の

光ガイド層を、必要に応じて用いることが可能である。

【0015】半導体光装デバイスを構成する半導体材料自体は通例の材料を、その目的に応じて用いて十分である。光通信用の半導体レーザ装置としては、活性層領域はInGaAlAs、InGaAsPなどが多用される。1.3 $\mu$ m帯あるいは1.5 $\mu$ m帯などの波長帯域に応じて材料は選択される。又、クラッド層領域の一部として、InAlAsが用いられる。InGaAsはバンドプロファイルにおいて伝導帯側のバンドの不連続が大きいので、p側クラッド層に使用すると量子井戸層からの電子の漏れをより良好に防ぐことが出来る。

<実施例1>第1の実施例は、本願発明を通信用1.3 $\mu$ m帯半導体レーザに適用した例である。図1は本例の光の進行方向と交差する断面図である。図10はその斜視図である。図2より図5は本例の半導体光デバイスを製造する工程順のデバイスの断面図である。

【0016】図1の例では、n型InP基板1は下部クラッド層としても働く。勿論、半導体基板上にクラッド層を形成する形態も用い得る。このInP基板1の上に、キャリア濃度 $1 \times 10^{18} \text{ cm}^{-3}$ で厚さ0.08 $\mu$ mのn型InGaAsPのガイド層2、井戸層3が厚さ6nmで圧縮歪1.2%、アンドープInGaAsP歪多重量子井戸活性層、キャリア濃度 $6 \times 10^{17} \text{ cm}^{-3}$ で厚さ0.08 $\mu$ m p型InGaAsPのガイド層4、キャリア濃度 $8 \times 10^{17} \text{ cm}^{-3}$ で厚さ1.5 $\mu$ mのp型InPの上部クラッド層5、InPに整合したp型InGaAs層のコンタクト層6の各層が積層される(図2)。アンドープInGaAsP歪多重量子井戸活性層は、井戸層3が厚さ6nmで圧縮歪1.2%、障壁層が厚さ10nmで5層の総厚0.09 $\mu$ mである。

【0017】この多層基板上に幅1.7 $\mu$ mのストライプとその両脇に設けた第2のストライプ領域を食刻用マスク30aを用いて形成したコンタクト層6を除去する(図3)。その際、エッチング液はInGaAsコンタクト層のみをエッチングするリン酸、過酸化水素、水の混合液を用いる。その後、食刻用マスクを除去し、ストライプ状に形成されたInGaAs層をマスクとしてInP層のみを選択エッチングする塩酸とリン酸の混合液で垂直なストライプ形状を形成する。エッチングはガイド層4上で停止する(図4)。

【0018】次いで、食刻用マスク30bを用いて、半導体積層体(3、4)に溝10を形成する。溝の幅は概ね2 $\mu$ mより10 $\mu$ m程度である(図5)。食刻用マスクを除去し、絶縁膜7を形成する。上部電極層8を設ける領域の絶縁膜を除去し、この領域を覆って上部電極層8を形成す(図1)。この場合、上部電極層8は第2のストライプ領域11の少なくとも一方に延在させることが肝要である。そして、図1及び図10に明示されるように、電極パッド8bは厚膜領域に配置される。

【0019】層7はSiO<sub>2</sub>の絶縁膜であり、層6のコ

ンタクト層以外で半導体層4、5と上部電極8の間で電氣的に絶縁しており、電流はコンタクト層を通して活性層方向に流れる。層9は下部電極である。層11はp型InP層である。このp型InP層は、メサストライプ5の領域と略同じ高さになっている。この為、製造プロセス中にメサストライプ領域を傷つけるのを防ぎ、素子の高信頼性及び高歩留まり化を実現する。層8bは電極8につながっている電極パッドで、ワイヤボンディングやはんだ接続により外部の回路に接続される。電極パッド部は絶縁膜7の厚さ分メサストライプより低いので、ワイヤボンディング時にメサストライプに傷をつける可能性が低い。

【0020】領域10が、導電阻止構造である。この領域10は幅 $2.5\mu\text{m}$ 、深さ $0.3\mu\text{m}$ の溝である。この溝により、図7の等価回路で例示される梯子型の寄生素子が途中で分断される。このために寄生素子が小さくなり、素子を高速動作とすることができる。〔従来の代表例であるリッジ型レーザとの比較検討〕ここで、本願発明と従来の代表例であるリッジ型レーザとの比較検討を行っておこう。

【0021】リッジ型レーザ装置は高速化の観点からは課題がある。即ち、前述の図6において上部電極8からの注入された電流は上部クラッド層5を通して下方向に流れ、活性層3に達する。しかし、4のp型ガイド層より下では電流の横方向拡散が存在する。図7に当該領域の部分拡大図を例示する。本問題の理解を容易となす為、図7に電流の流れを模式的に示す。尚、図6及び図7で図1等と同等の部位は同じ符号で示される。リッジ型レーザには図7のような容量と抵抗の梯子型の寄生素子が存在するため、横方向への電流拡散により寄生素子へ電流が流れ込んで高速化の障害となる。図7において301-1~301-4は活性層を介したpn半導体による容量で、302-1~302-3はp型ガイド層が有する抵抗である。この梯子型寄生素子は一般に時定数の大きな応答となるためレーザの高速化の妨げとなっていた。この寄生素子の影響は特に符号4のp型のガイド層を厚くしたり、キャリア濃度を上げると顕著となる。この場合、前者は絶縁膜7や電極8のストレスが活性層へ伝わるのを防ぐために必要であり、後者はレーザの素子抵抗を下げるのに必要となる。よって寄生素子とのトレードオフとなっているのが実情であった。又、図6の構造のリッジ型レーザではリッジストライプが半導体基板上にとび出ているため、絶縁膜成膜や電極形成等のプロセス時にストライプ部にダメージを受けるため信頼性が低いという難点もあった。本願発明は、これらの諸難点を克服することが出来る。

【0022】さて、次に、本願発明での導電阻止部の設け方について、詳細を説明する。図1における溝とメサストライプの距離 $W_{01}$ とレーザの光出力の立下り時間 $t_r$ の関係を図11に示す。横軸が溝とメサストライプの

距離 $W_{01}$ 、縦軸がレーザの光出力の立下り時間 $t_r$ である。溝が無い場合（無溝）の $t_r$ は極めて遅く $150\text{ps}$ であった。一方、溝を導入した場合には $t_r$ は速くなり、特に $W_{01}$ が $7\mu\text{m}$ 以下で $30\text{ps}$ 以下の $t_r$ が得られている。 $W_{01}$ により $t_r$ が変化するのには寄生素子が分布定数的に配置されているからである。次に、 $W_{01}$ と信頼性について調べた。図12に本実施例の半導体レーザにおける $W_{01}$ とのエージング試験から得られた推定寿命時間の関係を示す。横軸が溝とメサストライプの距離 $W_{01}$ 、縦軸が推定寿命である。エージング試験は $85^\circ\text{C}$ で $10\text{mW}$ の一定光出力で行った。図12から明らかのように $W_{01}$ が $2\mu\text{m}$ 以上において、 $1.8\times 10^5$ 時間以上の高信頼性が得られることが理解される。図11及び図12の結果より、 $W_{01}$ は $2\mu\text{m}$ 以上、 $10\mu\text{m}$ を超えない範囲、より好ましくは $2\mu\text{m}$ 以上、 $7\mu\text{m}$ 以下が望ましいことが理解される。

【0023】本実施例の半導体レーザは、 $W_{01}=5\mu\text{m}$ である。そして、当該素子は、共振器長は $300\mu\text{m}$ 、前方50%、後方90%の端面コーティングにおいて $25^\circ\text{C}$ でしきい電流 $10\text{mA}$ 、スロープ効率 $0.42\text{W/A}$ 、 $85^\circ\text{C}$ で $22\text{mA}$ 、スロープ効率 $0.23\text{W/A}$ の通常のレーザ特性が得られた。この特性は、リッジ型の同等のレーザ特性である。更に、優れた低容量化を反映して、立下り時間は $35\text{ps}$ と非常に小さく、 $-40^\circ\text{C}\sim 85^\circ\text{C}$ の温度範囲において $2.5\text{Gb/s}$ の高速動作を実現することができた。又、 $85^\circ\text{C}$ 、 $10\text{mW}$ において、 $2.3\times 10^5$ 時間の高い信頼性を得ることができた。

<実施例2>本願発明の第2の実施例を、図8の断面構造図を使って説明する。本例は、本発明の導電阻止構造にイオン注入された領域を有する構造の半導体レーザである。

【0024】導電阻止構造以外の構造は、実施例1と同じ $1.3\mu\text{m}$ 帯半導体レーザである。従って、その詳細説明は省略する。導電阻止構造は、フォトレジストをマスクとしてH、即ち、水素原子をイオン注入し、 $1\times 10^{18}\text{cm}^{-3}$ の不純物濃度、且つ幅 $4\mu\text{m}$ のイオン注入領域10bである。InPやInGaAsP、あるいはInGaAlAsなどのIII-V族半導体では、Hのイオン注入により抵抗率が増加し半絶縁性を示すため、図7に例示される寄生素子をイオン注入領域で遮断することができる。

【0025】図8において本実施例の半導体レーザのイオン注入領域とメサストライプの距離 $W_{01}$ は $6\mu\text{m}$ であり、共振器長 $250\mu\text{m}$ 、前方70%、後方90%の端面コーティングにおいて $25^\circ\text{C}$ でしきい電流 $8\text{mA}$ 、スロープ効率 $0.47\text{W/A}$ 、 $85^\circ\text{C}$ で $17\text{mA}$ 、スロープ効率 $0.28\text{W/A}$ のレーザ特性が得られた。この特性は通常のリッジ型の同等である。更に、優れた低容量化を反映して、立下り時間は $38\text{ps}$ と非常に小さく、

-40~85℃において2.5Gb/sの高速動作を実現することができた。又、85℃、10mWにおいて $2.3 \times 10^5$ 時間の高い信頼性を得ることができた。尚、本実施例においてイオン注入領域の幅は4μmであったが、注入領域を11のp-InP層まで広げても良い。又、イオン種はHだけではなく、Fe、Ti、F、He、Ne、Ar、Xe等、III-V族半導体に導入され、当該半導体材料が半絶縁性を示す元素を用いることが出来る。

<実施例3>第3の実施例は本発明を通信用1.3μm帯のInGaAlAsを量子井戸活性層とする半導体レーザに適用した例である。図9にレーザ光の進行方向に交差する断面での構造を示す。

【0026】図9において、n型InP基板1は、下部クラッド層としても働く。層12はキャリア濃度 $1 \times 10^{18} \text{ cm}^{-3}$ で厚さ0.1μmのn型InAlAsの第2下部クラッド層、層2はキャリア濃度 $1 \times 10^{18} \text{ cm}^{-3}$ で厚さ0.08μmのn型InGaAlAsのガイド層、層3はアンドープInGaAlAs 歪補償型多重量子井戸活性層、層4はキャリア濃度 $6 \times 10^{17} \text{ cm}^{-3}$ で厚さ0.08μmのp型InGaAlAsのガイド層、層13はキャリア濃度 $9 \times 10^{17} \text{ cm}^{-3}$ で厚さ0.05μmのp型InAlAsの第2上部クラッド層、層14はキャリア濃度 $5 \times 10^{17} \text{ cm}^{-3}$ で厚さ0.05μmのp型InGaAlAsのエッチングストップ層である。尚、前述のアンドープInGaAlAs 歪補償型多重量子井戸活性層は、井戸層が厚さ6nmで圧縮歪1.4%、障壁層が厚さ8nmで引っ張り歪0.6%である7層の総厚0.106μmである。

【0027】InAlAs層12は燐酸と塩酸のエッチング液にはエッチングされるため13のエッチングストップ層を設けて選択エッチングできるように構成してある。層5はキャリア濃度 $1 \times 10^{18} \text{ cm}^{-3}$ で厚さ1.5μmのp型InPの第1上部クラッド層である。そして、発光部を含む領域は、幅1.6μmのリッジ型のメサストライプとなっている。層6は上部電極8とのオーミック接続を得るためのコンタクト層であり、InP基板に格子整合したInGaAsが使用される。層7はSiO<sub>2</sub>の絶縁膜であり、コンタクト層6以外で半導体層4、5と上部電極8の間で電氣的に絶縁しており、電流はコンタクト層を通して活性層に向かって流れる。層9は下部電極である。領域11はp型InP層でメサストライプ領域5と略同じ高さになっており、製造プロセス中にメサストライプを傷つけるのを防ぐことが出来る。この為、素子の高信頼性及び高歩留まり化を実現することが出来る。層8bは電極8につながっている電極パッドで、ワイヤボンディングやはんだ接続により外部の回路に接続される。電極パッド部は絶縁膜7の厚さ分メサストライプより低いため、ワイヤボンディング時にメサストライプに傷をつける可能性が低い。

【0028】溝10が導電阻止構造である。この溝は幅2.5μm、深さ0.5μmである。この溝により図7の等価回路で示される梯子型の寄生素子が途中で分断される。この為、寄生素子が小さくなり高速動作することができる。本実施例では上部第2クラッド層12とエッチングストップ層13があり、活性層上部に搭載される積層体の厚さが厚くなっているため寄生素子の抵抗成分(図7の302に相当)が小さくなる。この為、図7に示された横方向の梯子型寄生素子の影響は大きくなる。

よって、本願発明の導電阻止構造は極めて有効な構造と言える。本実施例の半導体レーザは $W_{\text{gr}} = 6 \mu\text{m}$ であり、共振器長200μm、前方40%、後方90%の端面コーティングにおいて25℃でしきい電流7mA、スロープ効率0.24W/A、85℃で13.5mA、スロープ効率0.19W/Aのレーザ特性が得られた。この特性は通常のリッジ型レーザと同等のレーザ特性である。更に、優れた低容量化を反映して立下り時間は30psと非常に小さく、0℃~85℃において10Gb/sの高速動作を実現することができた。又、85℃、10mWにおいて $2.5 \times 10^5$ 時間の高い信頼性を得ることができた。

<実施例4>本願発明による第4の実施例は半導体レーザとレーザ光を変調するEA(Electro-absorption)型光変調器が集積化された光集積化デバイスに適用したものである。本願発明は、半導体レーザ部を含むこのような光集積素子に十分適用される。

【0029】図13に光集積デバイスのリッジメサストライプに平行な方向の縦断面図を示す。n型InP基板1に各領域が搭載される。領域19が光集積化デバイスのレーザ領域、領域21がEA型変調器領域、そして領域20が領域19と領域21を接続する遷移領域である。

【0030】レーザ領域において、層3は波長1.55μmで発振する活性層領域である。この活性層領域は、アンドープInGaAlAs 歪補償型多重量子井戸活性層から構成される。この構成の具体例は、例えば、井戸層が厚さ6nmで圧縮歪1.4%、障壁層が厚さ8nmで、引っ張り歪0.6%である。全体で10層、総膜厚が0.148μmである。層12はキャリア濃度 $1 \times 10^{18} \text{ cm}^{-3}$ で、厚さ0.1μmのn型InAlAsの第2下部クラッド層、層2はキャリア濃度 $1 \times 10^{18} \text{ cm}^{-3}$ で、厚さ0.08μmのn型InGaAlAsのガイド層、層4はキャリア濃度 $0.5 \times 10^{17} \text{ cm}^{-3}$ で厚さ0.08μmのp型InGaAlAsのガイド層、層13はキャリア濃度 $4 \times 10^{17} \text{ cm}^{-3}$ で厚さ0.05μmのp型InAlAsの第2上部クラッド層、層14はキャリア濃度 $1 \times 10^{17} \text{ cm}^{-3}$ で、厚さ0.05μmのp型InGaAlAsのエッチングストップ層である。層5はキャリア濃度 $1 \times 10^{18} \text{ cm}^{-3}$ で厚さ1.5μmのp型InPの第1上部クラッド層である。発光部を含む領

域は、幅 $1.6\mu\text{m}$ のリッジ型のメサストライプとなっている。層6は上部電極8とのオーミック接続を得るためのコンタクト層であり、InP基板に格子整合したInGaAsが使用される。層9は下部電極で16は半導体レーザ部の後端面反射膜で反射率は90%ある。

【0031】本例の半導体レーザ素子は、InGaAsPからなる回折格子のDFB（Distributed FeedBack；分布帰還型）構造15により単一発振モードを得ている。EA型変調領域21では多重量子井戸層3bのバンドギャップはレーザ領域の多重量子井戸層より大きくするように作製されている。8cはEA型変調器を駆動するための電極である。これらの多重量子井戸活性層は選択成長法を使って一括して異なるバンドギャップを作製するため、バンドギャップの遷移領域20が存在する。17は反射率0.6%以下の反射防止膜でさらに実効的な反射率を低減するためInP層の窓構造18を設けている。

【0032】変調器集積化デバイスでは、レーザ部は常時レーザ発光させておき、その前にあるEA変調器部でレーザ光を高速変調する。変調器内の多重量子井戸層3bは変調器の電極8cに逆電圧を加えると量子閉じ込めシュタルク効果によりレーザ光は変調器で吸収され、レーザ光は外部に出ない。変調器部上部電極8cに電圧を加えないときにはレーザ光は変調器で吸収されずに外部にレーザ光が出力される。

【0033】図14は本実施例を上方から見た図である。同図での符号はこれまでと同様の部位を示す。高速性が要求されるのはEA変調器部であるため、本実施例では導電阻止構造である溝10はEA部に設けられている。溝は遷移領域まで掘り込んである。更に、本実施例ではメサストライプ脇に、高分子樹脂、例えば、ポリイミド膜23を埋め込んで、絶縁膜との容量をも減らしてさらなる低容量を実現している。

【0034】EA部の断面構造を図15に示す。メサストライプ脇をポリイミド膜23で埋め込んでいることと、多重量子井戸層3bがEAのバンドギャップであること以外は実施例1と同様の形状となっている。このEA変調器集積化光デバイスは立ち下がり時間は15psときわめて小さく、38GHzの高周波応答特性と低チャージングによる伝送速度毎秒20Gb/sでの通常分散ファイバへの最大伝送距離40kmを得ることができた。更に、寿命も65℃、10mWにおいて $2\times 10^6$ 時間の高い信頼性を得ることができた。

【0035】本実施例ではEA型光変調器光集積デバイスについて説明したが、マッハツェンダ型の光変調器光集積デバイスなどにも同様に適用できることは言うまでもない。又、光のモードの大きさを変換する、モード拡大器光集積デバイスにも同様に適用することができる。さらに、レーザを横方向に集積化したレーザアレイ等に対しても適用できることは言うまでもない。

【0036】

【発明の効果】本願発明は、リッジ型半導体光デバイスにおいて、高信頼性を保ちながら高速性を確保することが出来る。

【図面の簡単な説明】

【図1】図1は本願発明の一つの実施例における光の進行方向と交差する面での断面図である。

【図2】図2は本願発明の一つの実施例の半導体光デバイスの製造工程順に示した一つの断面図である。

【図3】図3は本願発明の一つの実施例の半導体光デバイスの製造工程順に示した別の断面図である。

【図4】図4は本願発明の一つの実施例の半導体光デバイスの製造工程順に示した別の断面図である。

【図5】図5は本願発明の一つの実施例の半導体光デバイスの製造工程順に示した別の断面図である。

【図6】図6は従来の半導体レーザの例における光の進行方向と交差する面での断面図である。

【図7】図7は従来の半導体レーザにおける寄生素子の分布を等価回路で説明する為の図である。

【図8】図8は本願発明の別な実施例における光の進行方向と交差する面での断面図である。

【図9】図9は本願発明の別な実施例における光の進行方向と交差する面での断面図である。

【図10】図10は本願発明の実施例の1つを示す斜視図である。

【図11】図11は本願発明に係る立ち下り時間とメサストライプと導電阻止構造までの関係の例を示す図である。

【図12】図12は本願発明に係る推定寿命時間とメサストライプと導電阻止構造までの関係の例を示す図である。

【図13】図13は本願発明の別な実施例の1つを示すメサストライプに平行な縦断面図である。

【図14】図14は本願発明の別な実施例の1つを示す上面図である。

【図15】図15は本願発明の別な実施例における光の進行方向と交差する面での断面図である。

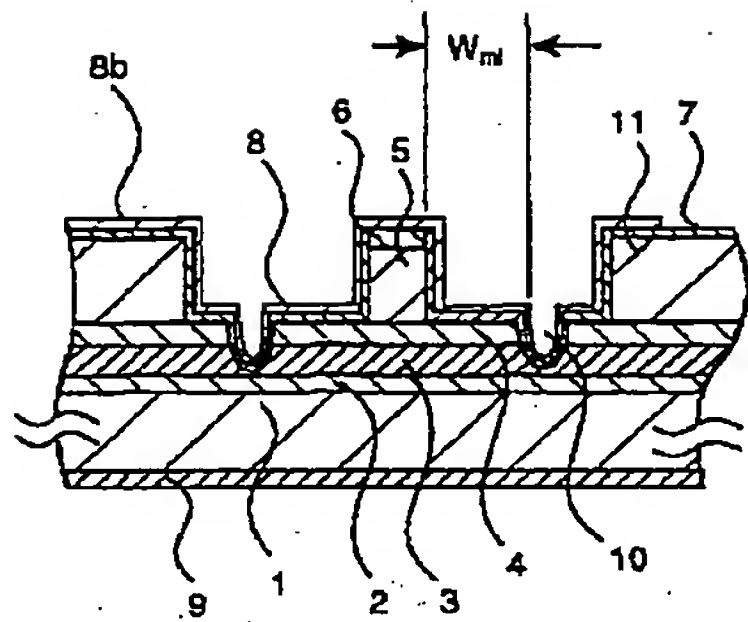
【符号の説明】

1：n型InP基板（下部クラッド層）、2：n型ガイド層、3：量子井戸活性層、4：p型ガイド層、5：上部クラッド層、6：コンタクト層、7：絶縁膜、8：上部電極、8b：上部電極パッド、9：下部電極、10：電流阻止構造（溝）

10b：電流阻止構造（イオン注入領域）、11：p型InP層、12：第2下部クラッド層、13：第2上部クラッド層、14：エッチングストップ層、15：回折格子層、16：後面反射膜、17：前面反射膜、18：InP窓構造、19：レーザ領域、20：遷移領域、21：EA型変調領域、22：窓領域、23：ポリイミド樹脂。

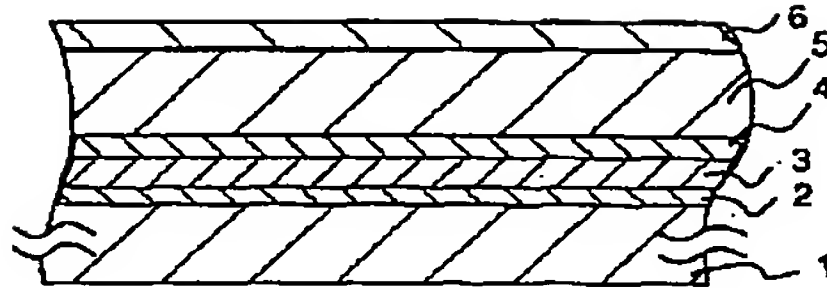
【図1】

図 1



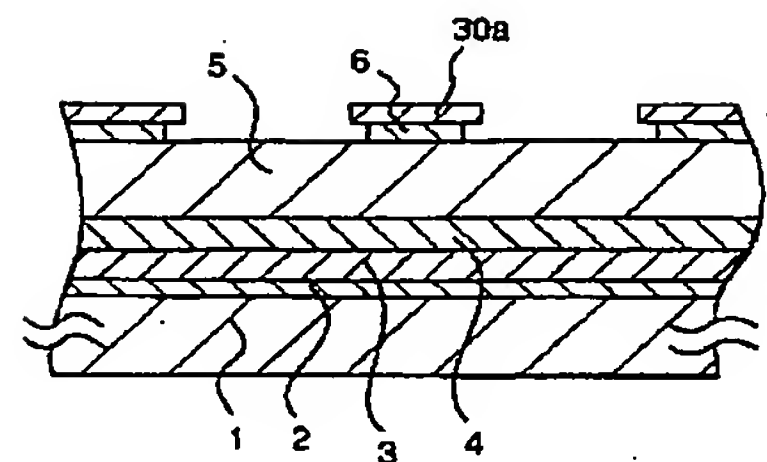
【図2】

図 2



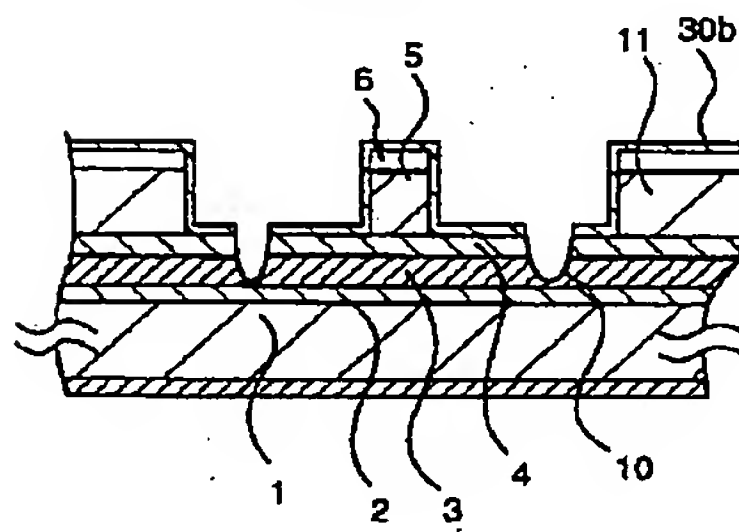
【図3】

図 3



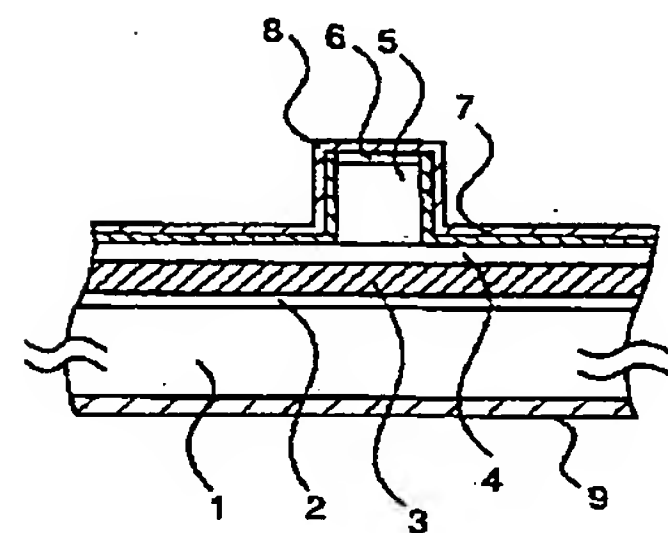
【図5】

図 5



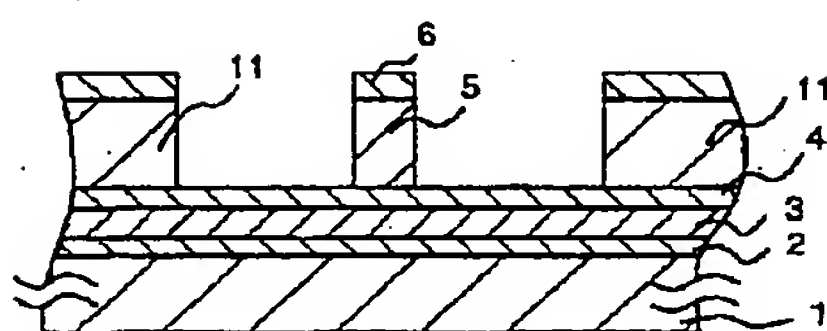
【図6】

図 6



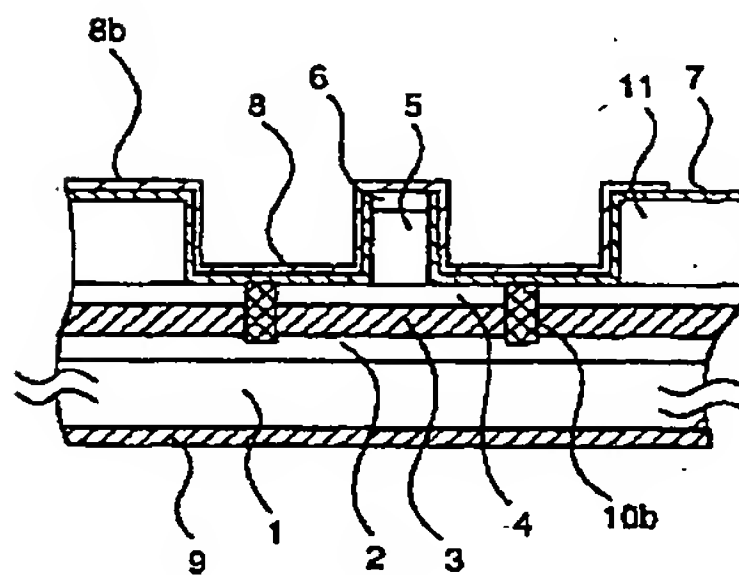
【図4】

図 4



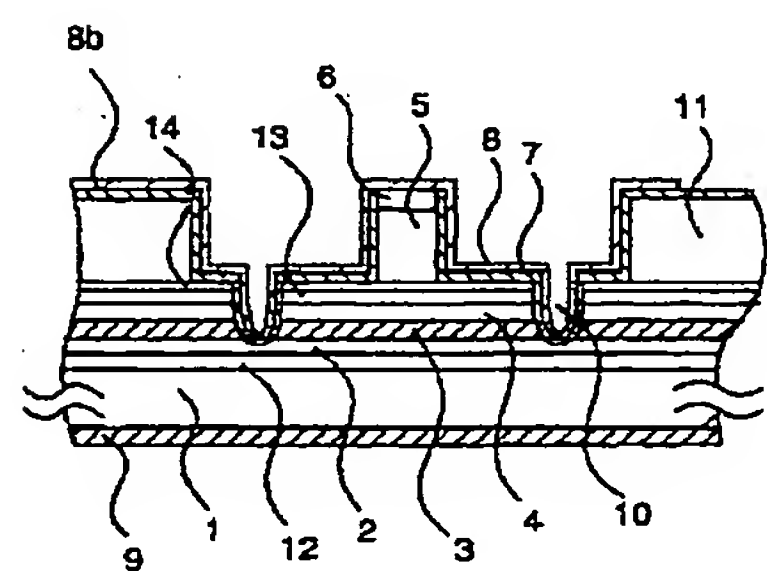
【図8】

図 8



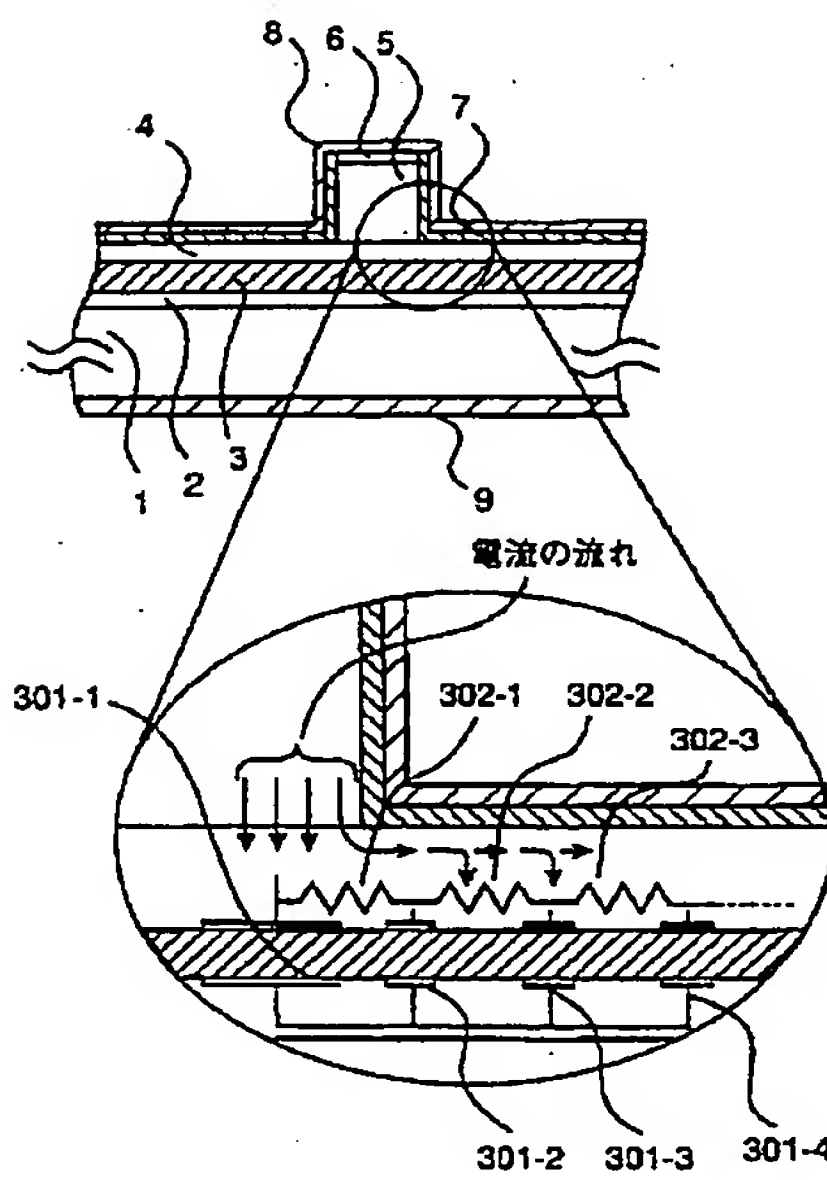
【図9】

図 9



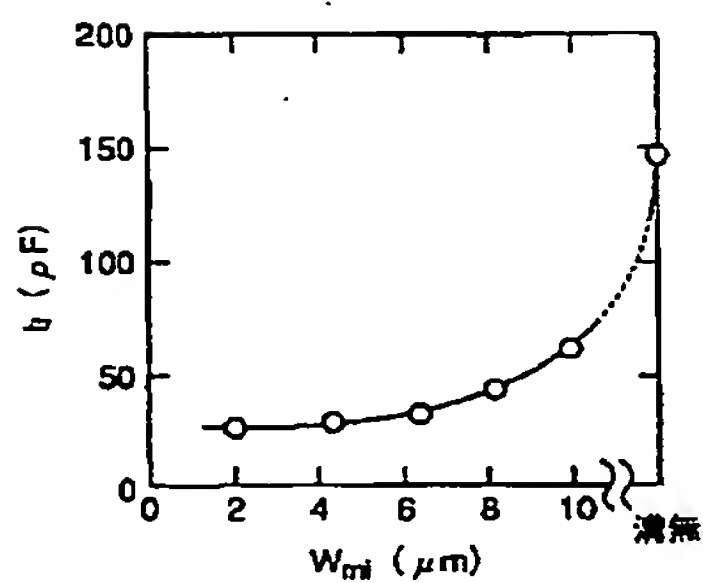
【図7】

図 7



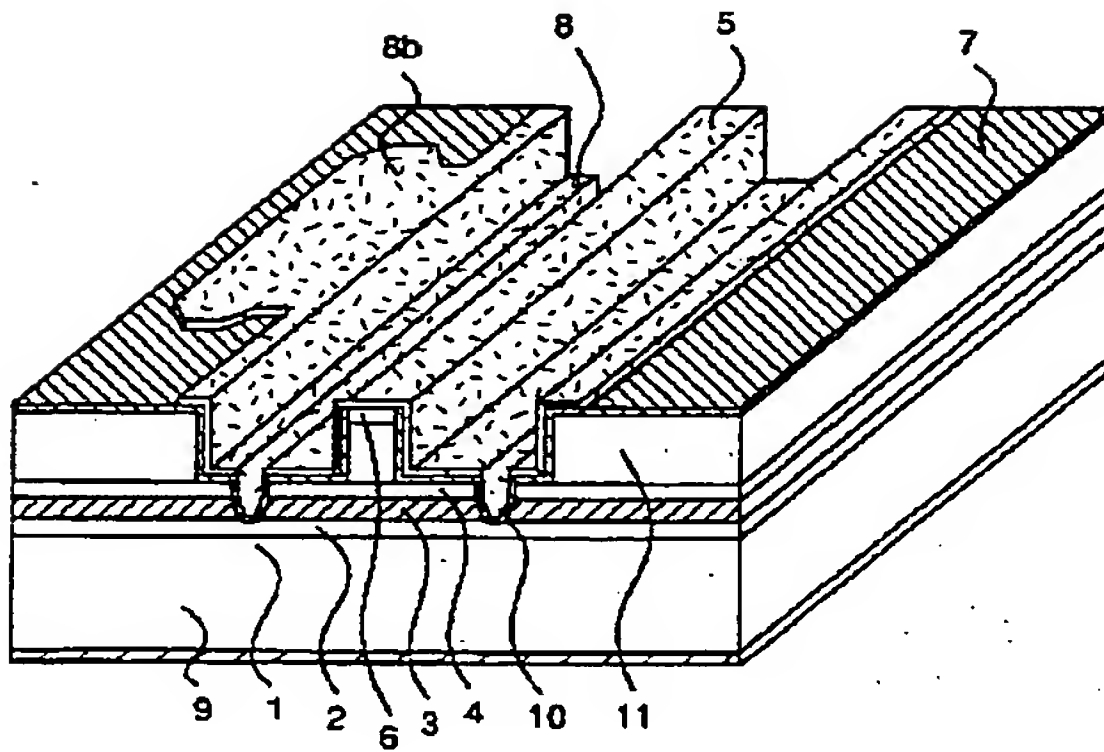
【図11】

図 11



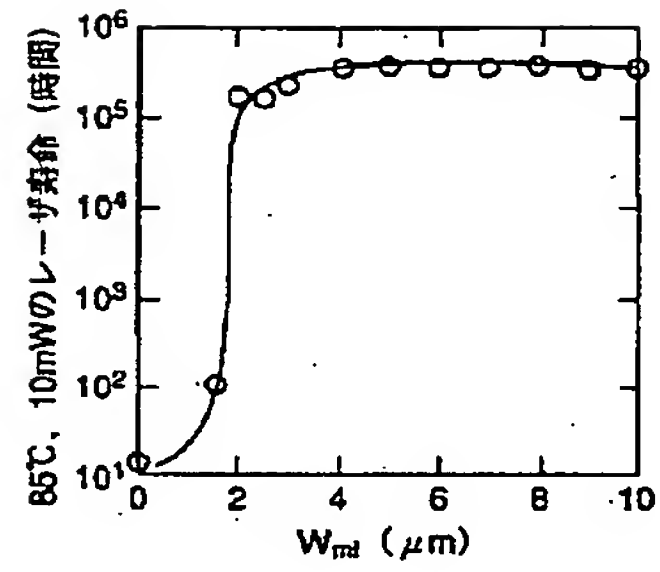
【図10】

図 10



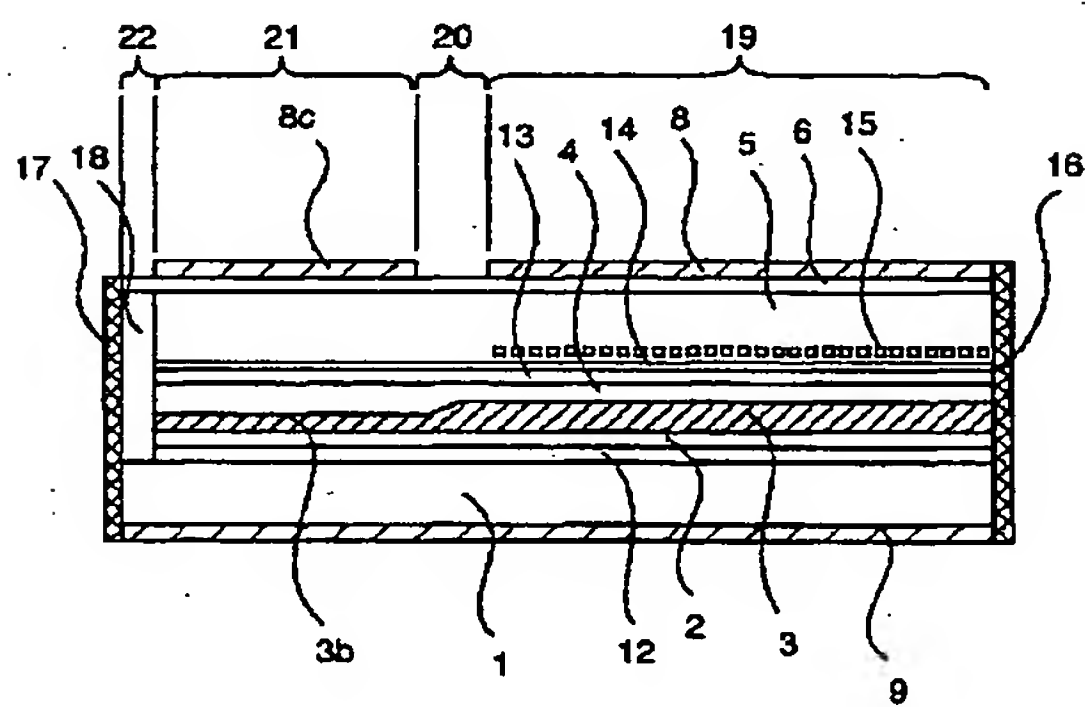
【図12】

図 12



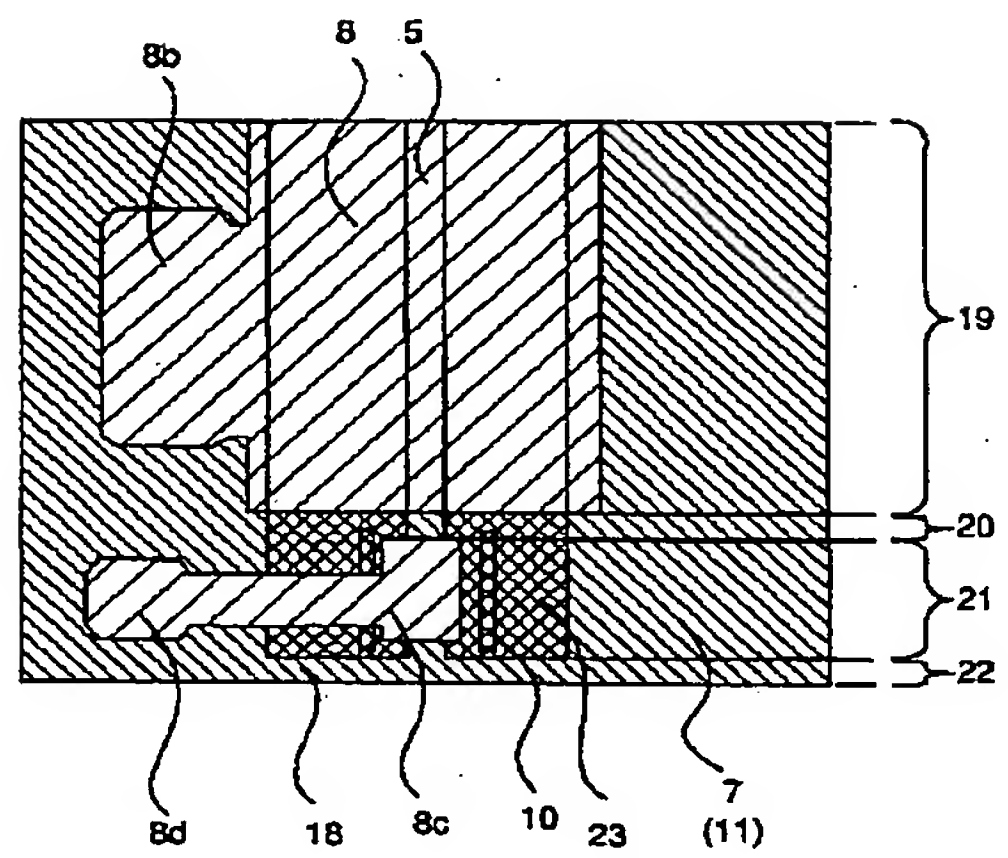
【図13】

図 13



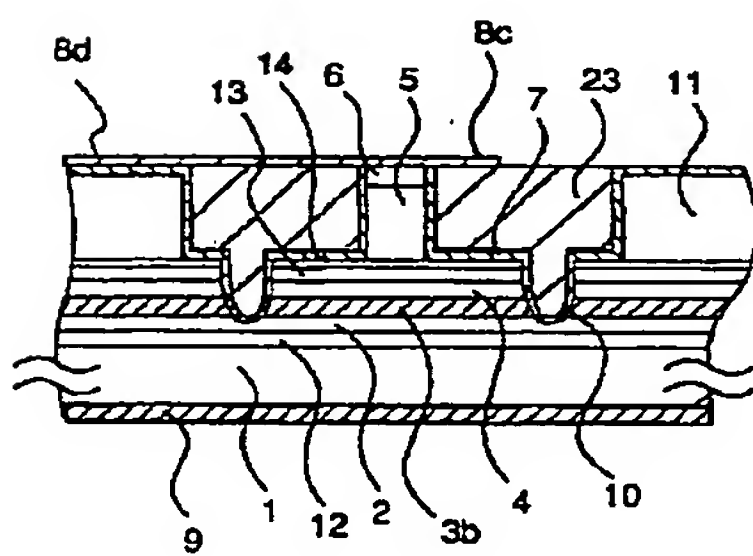
【図14】

図 14



【図15】

図 15



フロントページの続き

(51)Int.Cl.

識別記号

F I

タームコード (参考)

H 0 1 S 5/34

G 0 2 B 6/12

B

Fターム(参考) 2H047 KA05 LA03 MA07 NA04 NA08  
PA24 QA02 RA08 TA00  
2H079 AA02 AA13 DA16 EA07 EB04  
JA07 KA18  
5F073 AA13 AA74 AA89 AB21 CA12  
CA15 EA14